

オペアンプ用ユニバーサル基板

PX0001 ユーザーズマニュアル

ProXi

株式会社 プロエクシィ

## 【重要】安全上のご注意

●医療機器、宇宙、航空、原子力、交通、等々の様に人命、人体の安全、社会の安全、及び人々の財産の安全等に関わり、高い信頼性を必要とする回路には使用しないで下さい。

●当社は本製品を運用した結果についての責任は負わないものとします。

## 目 次

【重要】安全上のご注意	…2
はじめに	4
1. 主な用途	4
2. 特長	4
3. 用語について	4
第1章 「PX0001」の概要	5
1-1 仕様	5
1-2 外形寸法図	5
1-3 外観	6
1-4 回路図	6
1-5 基板説明	7
1-6 仮想パーツ(P1～P21)のピンアサイン	9
1-7 可変抵抗(VR1～VR3)のシルク表示とピンアサイン	9
1-8 電源・信号入出力コネクタ(CN1)	9
第2章 「PX0001」の使用方法	10
2-1 実装設計用テンプレート	10
2-2 外置き回路	10
2-3 実装方向	10
(1)垂直実装	10
(2)水平実装	10
2-4 主基板への固定	11
2-5 GNDとSGの接続	11
2-7 部品実装設計の具体例	12
(1)回路設計	12
(2)部品実装設計	13
(3)最終回路図	14
(4)部品実装表	14
【実装設計用テンプレート】	15

第3章 「PX0001」の使用例	17
3-1 反転増幅器(ゲイン=-1)	17
3-2 電流ブースタ付き反転増幅器(ゲイン=-1)	18
3-3 反転加算器	20
3-4 位相補正付き反転増幅器(ゲイン=-1)	21
3-5 ボルテージホロワ	22
3-6 非反転増幅器(ゲイン=100)	24
3-7 差動増幅器(ゲイン=1)	26
3-8 電流増幅器(-10V/+1mA)	27
3-9 ヒステリシス付きコンパレータ(入力保護回路付き)	28
3-10 反転理想化ダイオード	29
3-11 2次ローパスフィルタ	30
3-12 計測アンプ(ゲイン=20 入力フィルタ付き)	31
3-13 計測アンプ(ゲイン=20 入力フィルタ無し)	32
第4章 その他	34
4-1 安全上のご注意	34
4-2 責任範囲について	34
4-3 製品サポートについて	34
4-4 訂正履歴	34
4-5 お問い合わせ先	34

# はじめに

オペンプ用ユニバーサル基板「PX0001」は、8ピンDIPまたはCANタイプのオペアンプや計測アンプを用いて、教科書に掲載されている様な基本的オペアンプ回路のほぼ全てを、パズル感覚で簡単に製作出来る様にしたものです。

## 1. 主な用途

- (1) オペアンプ応用回路の試作
- (2) オペアンプの学習実験
- (3) 既設基板へのオペアンプ追加

## 2. 特長

- (1) 反転増幅回路、非反転増幅回路、差動増幅回路等、多くの基本的オペアンプ回路を短時間で正確に組み立てることができます。
- (2) メーカー、型式に関わらず、多くの1素子構成の8ピンDIPまたはCANタイプのオペアンプや計測アンプに適用できます。
- (3) 主基板との接続にコネクタを用いれば、一度製作したオペアンプ回路の再利用(使い回し)が可能になり、時間、費用を有効に使うことができます。

## 3. 用語について

### (1) 主基板

「PX0001」は単体でも使用可能ですが、他の回路と組み合わせたり、複数の「PX0001」により幾つかのオペアンプを組み合わせ使用するのが一般的と考えられます。

その場合は「PX0001」を他の基板にコネクタを介して搭載することになります。

本書では、「PX0001」を搭載する基板を「主基板」と呼びます。

### (2) 仮想パーツ

「PX0001」の回路図上でデバイス番号P1～P21に相当する部品は、抵抗、コンデンサ、ダイオード等に、任意に読み換えることができます。

従って本書では部品名として特定せず、「仮想パーツ」と呼びます。

### (3) ジャンパ、短絡用ジャンパ線

ジャンパJ1部の短絡(ピッチ2.54mm)、または抵抗値0Ωの仮想パーツとして、5.08mm、7.62mmまたは10.16mm等、固定のピッチの配線材で接続することを「ジャンパ」、その配線材を「短絡用ジャンパ線」と呼びます。

### (4) パッチ、パッチ線

所定の回路を構成するのに、ジャンパ線では接続できない配置関係にある2つのスルーホール間を接続することを「パッチ」、その配線材を「パッチ線」と呼びます。

### (5) フリースルーホール

配線パターンが無い、ユーザーが任意に使用できるスルーホールをフリースルーホールと呼びます。

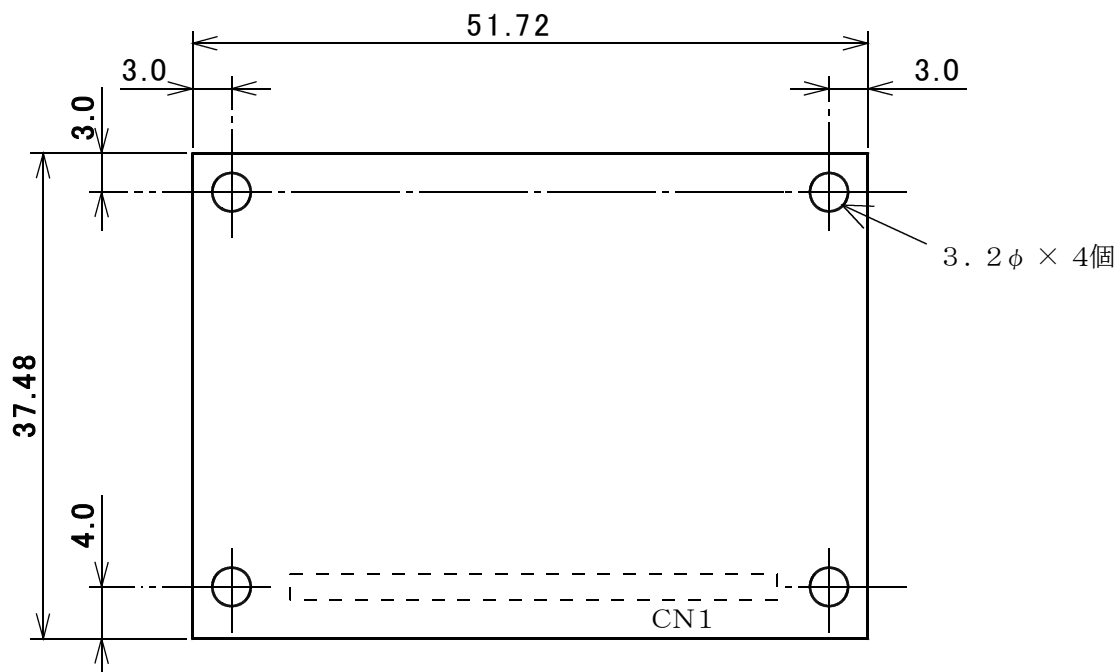
# 第1章 「PX0001」の概要

## 1-1 仕様

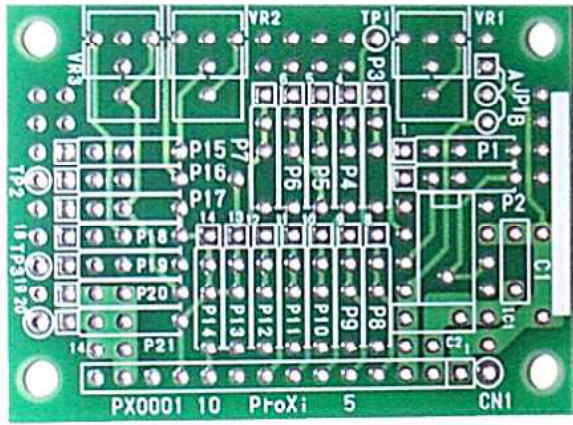
項目	内容
外形寸法	51.72[mm] × 37.48[mm]、板厚 1.6[mm]
基板仕様	ガラスエポキシ、銅厚18[ $\mu$ m]、両面パターン、銅スルーホール(0.8 $\phi$ )、部品面シルク、両面半田レジスト塗布
対象オペアンプ	メーカー、型式にかかわらず1回路/パッケージの8ピンDIPまたはCANタイプのオペアンプ、計測アンプ等 但し、電源端子は7ピンが+V、4ピンが-V(またはGND)であること
対象回路	反転増幅器、非反転増幅器、差動増幅器、電流増幅器、積分器、微分器、アクティブフィルタ、コンパレータ、理想化ダイオード回路、関数発生器、等
パターン間最大電圧	DC40V(清浄な環境において)
パターン電流容量	±電源パターン 最大1A 信号パターン 最大0.3A

## 1-2 外形寸法図

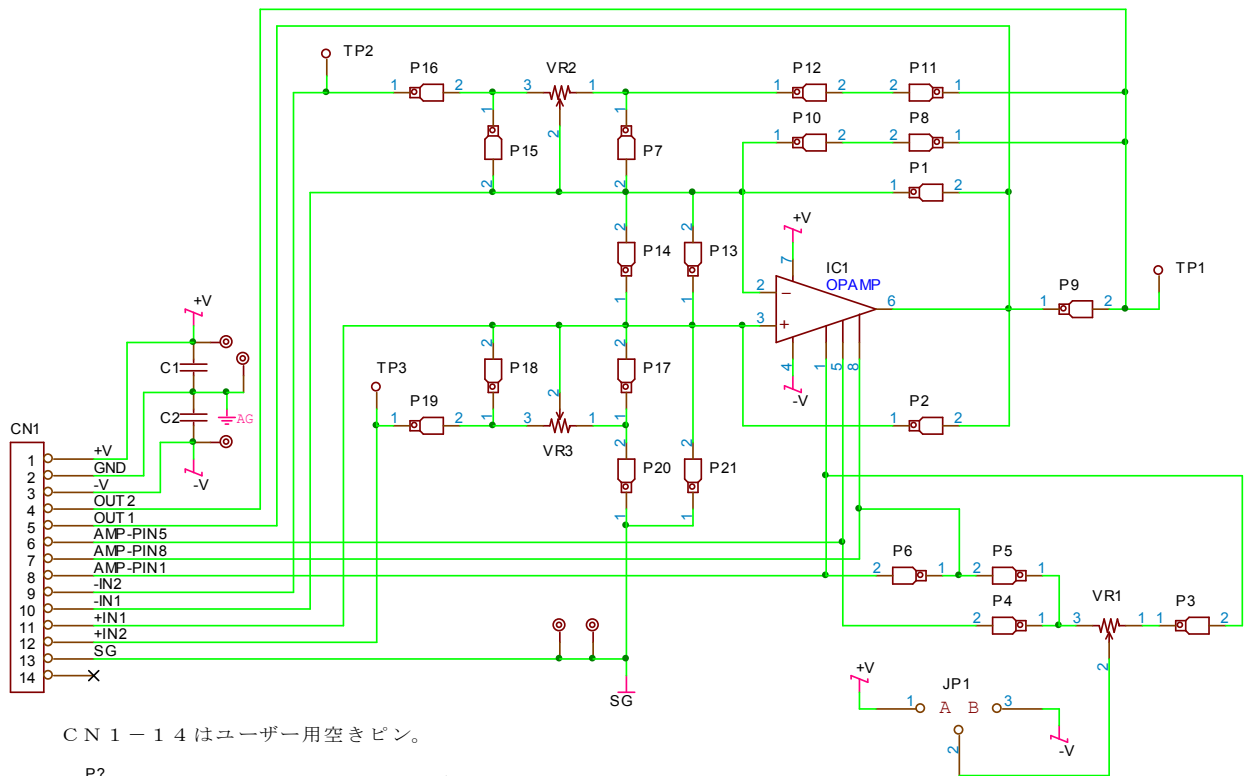
単位[mm]



1-3 外観



1-4 回路図



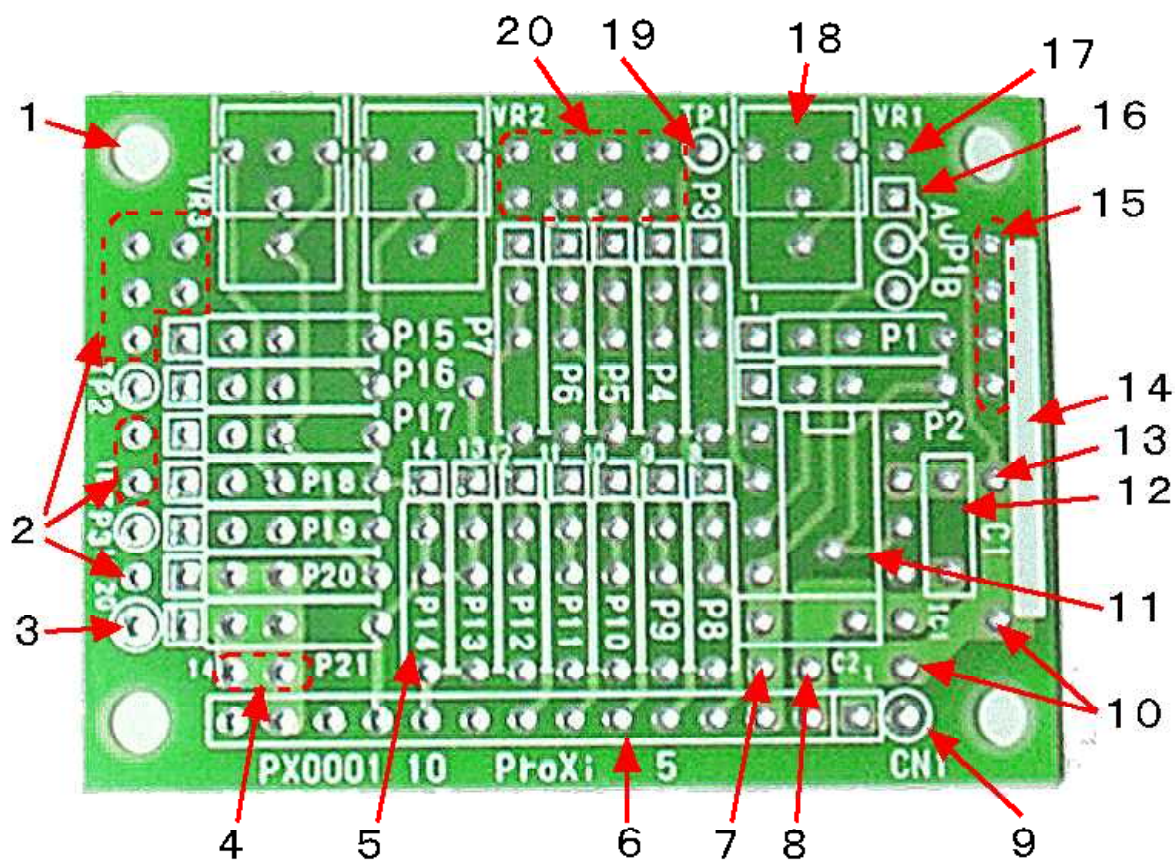
CN 1 - 1 4 はユーザー用空きピン。

□-P? は、仮想パーツ（抵抗、コンデンサ、ダイオード等）を示す。

□-○ はパッチ線接続可能なスルーホールを示す。

1-5 基板説明

No.	項目	詳細説明
1	支柱用ネジ穴	3.2φ、4個
2, 15, 17, 20	0.8φフリースルーホール	配線無し of 単独0.8φスルーホール、21個 任意使用が可能なユーザー用スルーホール
3, 9	1.0φフリースルーホール	配線無し of 単独1.0φスルーホール、2個 任意使用が可能なユーザー用スルーホール 「PX0001」と主基板との固定に使用可能
4	SG接続用スルーホール	0.8φスルーホール、2個 部品端子、ジャンパ線、パッチ線をSG(シグナルグランド)に接続する際に使用可能
5	P1~P21 仮想パーツ実装部	抵抗、コンデンサ、ダイオード、ジャンパ線等任意の部品実装エリア、全21個 取り付けピッチは 5.08mm、7.62mm、10.16mm の全てに対応 0.8φスルーホール使用

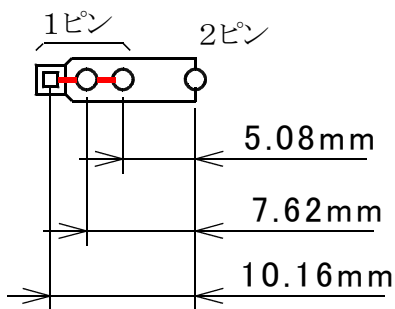


(基板説明続き)

No.	項目	詳細説明
6	CN1入出力コネクタ 実装部	電源、信号入出力用コネクタエリア オペアンプの全ピンを外部に取り出せます 2.54mmピッチ0.8φスルーホール、14個 CN1-14ピンはユーザー任意使用が可能
7	-電源接続用 スルーホール	0.8φスルーホール、1個 ジャンパ線、パッチ線を-電源に接続する際に使用可能
8	GND接続用 スルーホール	0.8φスルーホール、1個 ジャンパ線、パッチ線をGNDに接続する際に使用可能
10, 13	+電源接続用 スルーホール	0.8φスルーホール、3個 ジャンパ線を+電源に接続する際に使用可能
11	IC1 オペアンプ実装部	8ピンDIP、CANタイプのオペアンプ実装部 電源ピンは7ピン+V、4ピン-V(またはGND)固定
12	C1、C2 パスコン実装部	パスコン実装エリア、2個 取り付けピッチ 5.08mm 0.8φスルーホール使用
14	メモ記入部	シリアル番号その他、ユーザー任意使用可能なメモ記入部
16	JP1 ジャンパ部	オフセット調整用可変抵抗の midpoint の接続先を+Vまたは-V何れ か一方を選択するジャンパエリア 0.8φスルーホール、2.54mmピッチ A部ジャンパ短絡時+Vに接続(オペアンプがOP07等の場合) B部ジャンパ短絡時-Vに接続(オペアンプがAD711等の場合)
18	VR1~VR3 可変抵抗実装部	可変抵抗を使用する際に使用可能 VR1~VR3の3個 0.8φスルーホール使用 <b>【実装可能抵抗例】</b> 1回転上部調節型 CT-6P(コパル)相当品 1回転側部調整型 CT-6S(コパル)相当品 多回転上部調節型 RJ-9W、κ-9W(コパル)相当品 多回転側部調整型 RJ-9X、κ-9X(コパル)相当品
19	TP1~TP3 テスト端子実装部	入出力チェックの為の、テスト端子実装可能 3個 0.8φスルーホール使用

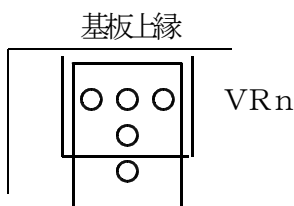


1-6 仮想パーツ(P1~P21)のピンアサイン



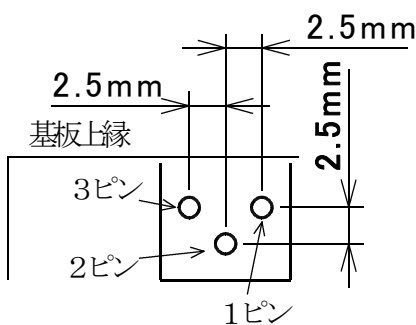
1ピンは3個のスルーホールがパターンで接続されています。  
部品の端子間隔に応じて適当なスルーホールを選択して実装して下さい。

1-7 可変抵抗(VR1~VR3)のシルク表示とピンアサイン

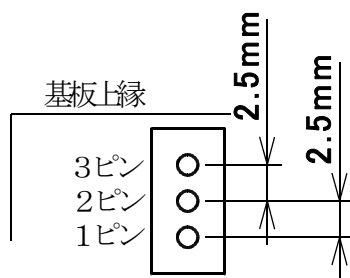


1回転型可変抵抗CT-6P、CT-6S(コパル)相当品、多回転型可変抵抗RJ-9W、RJ-9X、 $\kappa$ -9W、 $\kappa$ -9X(コパル)相当品の何れにも対応できるように左図のようなシルク表示にしています。

可変抵抗シルク表示



CT-6タイプの場合  
(部品面より見た図)



RJ-9、 $\kappa$ -9タイプの場合  
(部品面より見た図)

回路図上のピン番号はそれぞれのタイプに応じて、左図のピンアサインになっています。

1-8 電源・信号入出力コネクタ(CN1)

14個のスルーホールを2.54mmピッチで一列に配置しているので、各種のコネクタを任意に使用できます。  
コネクタの例を以下に示します。

(1) 主基板に垂直実装する場合のコネクタ例

「PX0001」側	399...10-009シリーズ	メーカー	PRECI-DIP(常磐商工)
主基板側	310シリーズ	メーカー	PRECI-DIP(常磐商工)

(2) 主基板に水平実装する場合のコネクタ例

「PX0001」側	350...00-006シリーズ	メーカー	PRECI-DIP(常磐商工)
主基板側	310シリーズ	メーカー	PRECI-DIP(常磐商工)

## 第2章 「PX0001」の使用方法

### 2-1 実装設計用テンプレート

15頁に「PX0001」上への部品実装設計の為のテンプレートを示します。  
プリントアウトして使用して下さい。

### 2-2 外置き回路

「PX0001」上だけでは部品が実装できない場合は、主基板に実装して下さい。

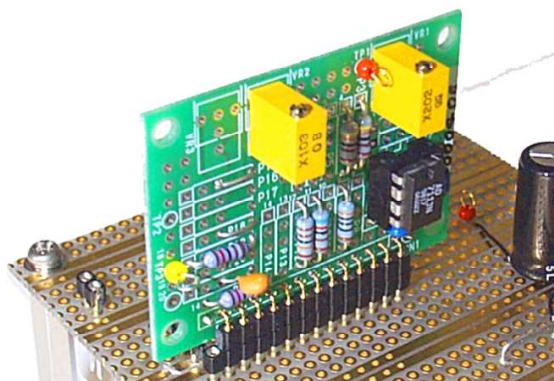
「PX0001」はオペアンプの全端子を直接CN1から主基板に引き出しているため、自由に回路を組むことができます。

【参考】 「PX0001」使用例 3-3 を参照して下さい。

### 2-3 実装方向

CN1のコネクタの選択により主基板に対して垂直実装または水平実装何れも可能です。

#### (1) 垂直実装



【写真2-1】垂直実装例

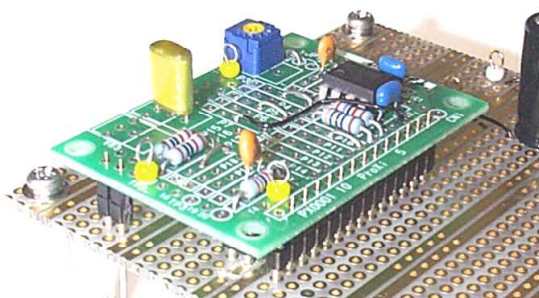
使用コネクタ

「PX0001」側 399...10-009シリーズ

主基板側 310シリーズ

メーカー PRECI-DIP(常磐商工)

#### (2) 水平実装



【写真2-2】水平実装例

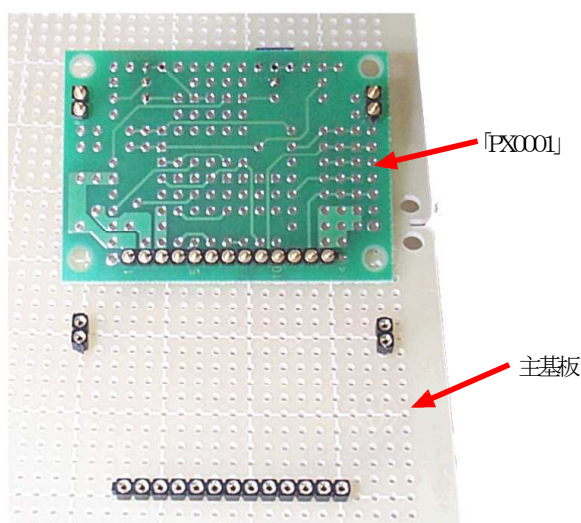
使用コネクタ

「PX0001」側 350...00-006シリーズ

主基板側 310シリーズ

メーカー PRECI-DIP(常磐商工)

【参考】CN1に水平実装用コネクタを設けて「PX0001」を主基板に水平実装する際には、CN1の対向位置のフリースルーホールに同種類のコネクタを設けると「PX0001」を安定に実装できます



【写真2-3】

水平実装時のコネクタ実装例

本写真はコネクタの位置関係を示す為に「PX0001」を主基板に実装していない状態で半田面から見たものです。

#### 2-4 主基板への固定

「PX0001」によるオペアンプ回路をフィールドで長時間に渡って使用する場合は、主基板への接続は

- (a) 直接半田付けする
- (b) フリースルーホールを使用してワイヤで主基板に半田付けで固定する
- (c) 支柱用バカ穴を利用して固定する

等により接触信頼性を確保して下さい。

#### 2-5 GNDとSGの接続

「PX0001」を複数台組み合わせたり、「PX0001」の外部に付加回路を設けたりする場合に、主基板上で各回路のGND(回路グラウンド)、SG(シグナルグラウンド)を各々接続し、大元の電源部でGNDとSGを一点接続する様な用途を想定し、「PX0001」上ではGNDとSGを分離していますが、回路全体の何処かで必ずGNDとSGを接続する必要があります。

本書の以降の使用例では主基板でGND-SG接続を行なう事を想定しています。

回路規模が小さく主基板を用いない場合は、必要に応じて「PX0001」上でGND-SG間をパッチ線にて接続して下さい。

#### 2-6 「PX0001」による回路製作手順

##### ①回路図作成

目的とする回路図を作成します。

##### ②部品実装設計

作成した回路図の部品を2-1のテンプレートの基板接続図に当て嵌めながら部品実装を検討します。

もし、「PX0001」の回路がそのまま当てはまらない場合は、ユーザー用フリースルーホールや、P1~P21またはその他の部品用スルーホールを利用して、短絡用ジャンパ線やパッチ線で接続して下さい。

【参考】「PX0001」使用例 3-4 を参照して下さい。

これらを適切に使用すればほとんどの部品はP1~P21の何れかに当て嵌ります。

部品実装方法は必ずしも一通りとは限りません。マッチングパズル感覚で、如何に短絡用ジャンパ線やパッチ線を使用せずに済むかを考えると、楽しみながら作業を進める事ができます。

##### ③部品実装

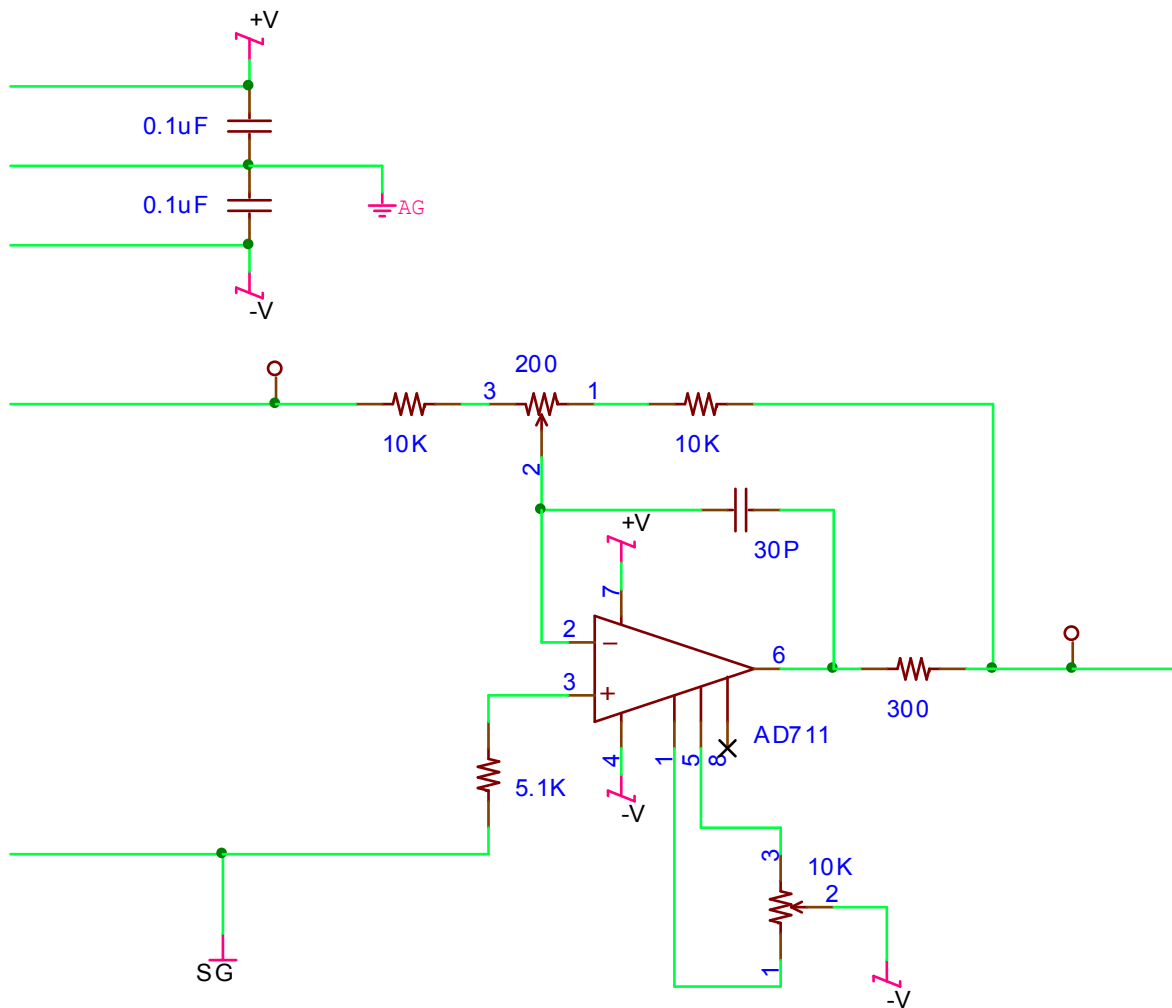
部品実装設計に従って部品を「PX0001」に実装し、半田付けをすれば組み立て完了です。

## 2-7 部品実装設計の具体例

部品実装設計手順の具体例を3-1の反転増幅器の場合で示します。

### (1) 回路設計

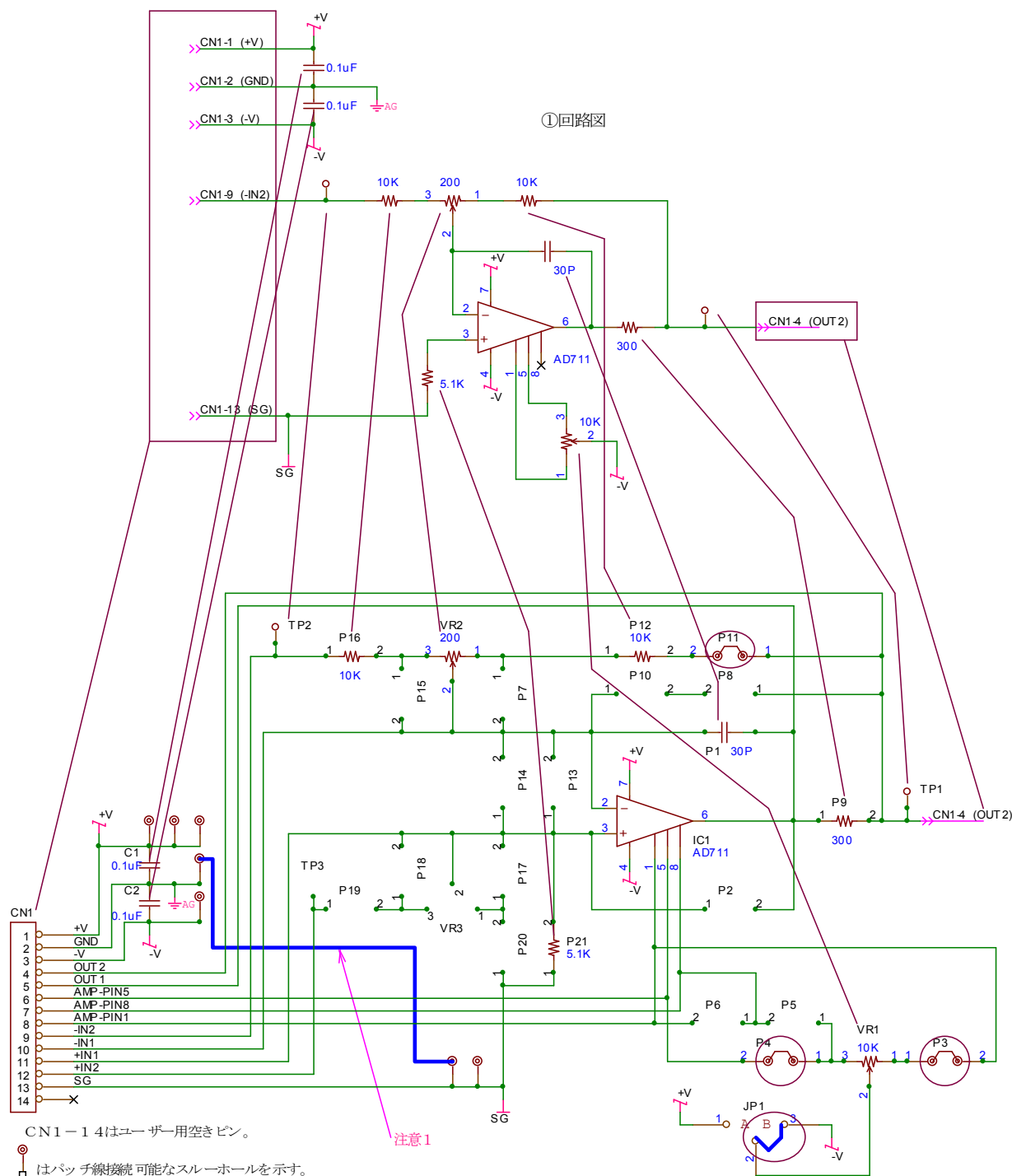
目的の回路を設計します。ここでは部品番号は不要です。



①回路図

(2) 部品実装設計

回路図(①)の各部品を15頁の実装設計用テンプレート(②)に当て嵌めて「PX0001」上で実現する部品実装設計をします。



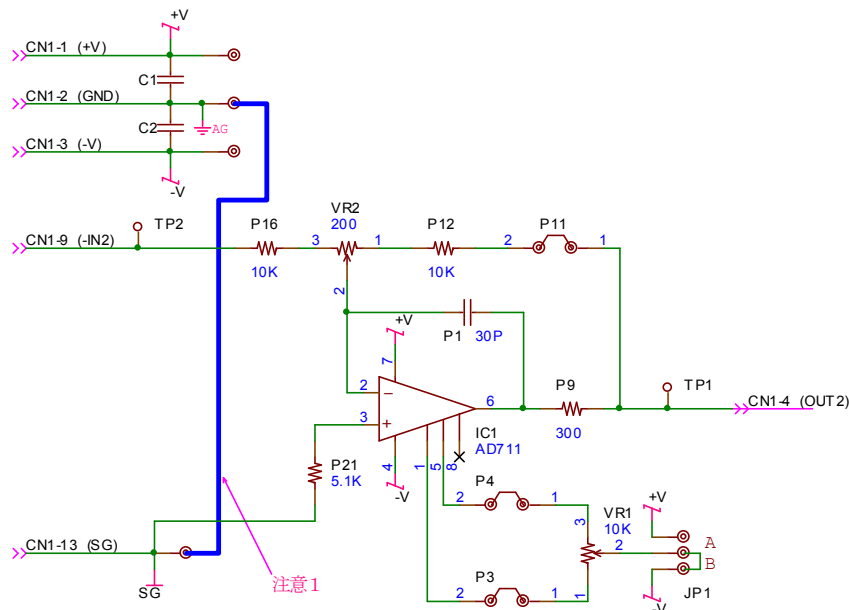
【注意1】

GND(回路グランド)、SG(シグナルグランド)を本「PX0001」外部で接続しない場合にはパッチ線にて接続して下さい。

「PX0001」を複数台組み合わせたり、「PX0001」の外部に付加回路を設ける場合には、主基板上で各回路のGND、SGを各々接続し、大元の電源部でGNDとSGを一点接続するものとし、本「PX0001」上では接続しない事を推奨します。

### (3) 最終回路図

部品実装設計による部品番号を元の回路図(①)に反映させれば、最終回路図(③)が完成します。



③最終回路図

#### 【注意1】

GND(回路グラウンド)、SG(シグナルグラウンド)を本「PX0001」外部で接続しない場合にはパッチ線にて接続して下さい。

「PX0001」を複数台組み合わせたり、「PX0001」の外部に付加回路を設ける場合には、主基板上で各回路のGND、SGを各々接続し、大元の電源部でGNDとSGを一点接続するものとし、本「PX0001」上では接続しない事を推奨します。

### (4) 部品実装表

必要に応じて部品実装表を作ります。

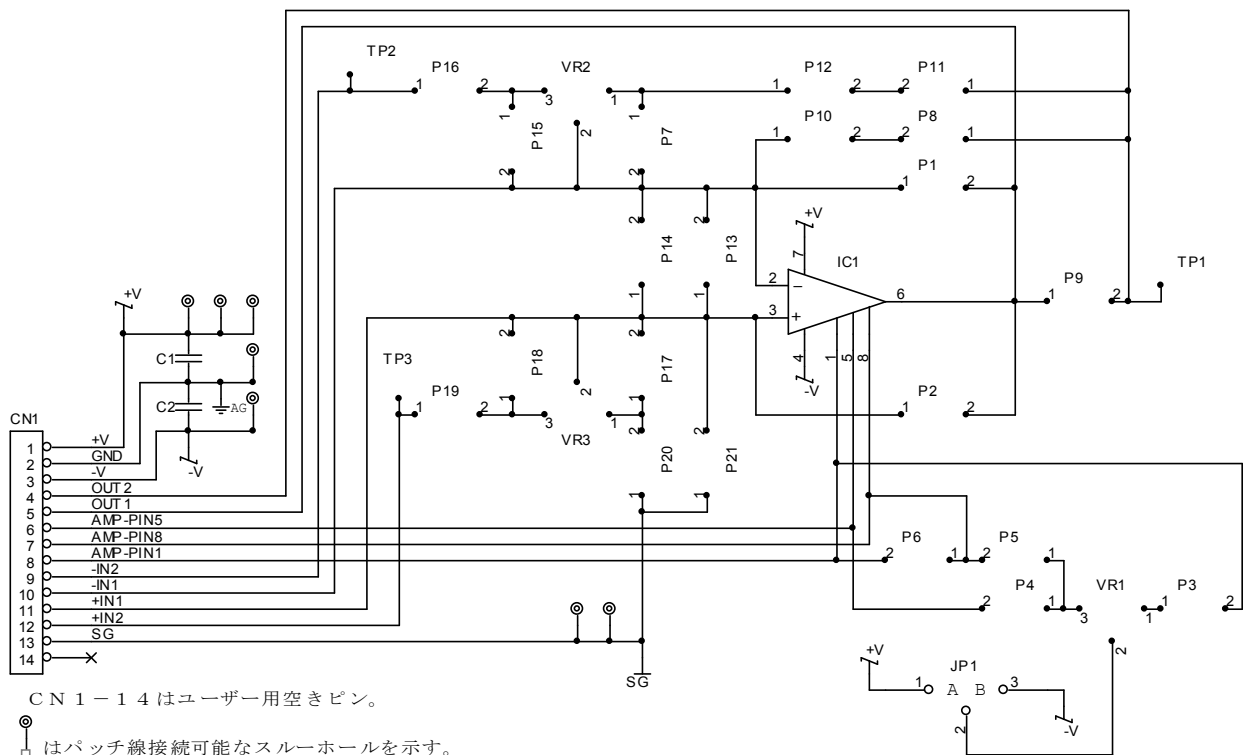
(-は不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	AD711(アナログデバイセズ)	P1	30pF
C1	0.1 μF	P2	-
C2	0.1 μF	P3	短絡用ジャンパ線
JP1	B側短絡ジャンパ線(2.54ピッチ)	P4	短絡用ジャンパ線
VR1	10K Ω	P5	-
VR2	200 Ω	P6	-
VR3	-	P7	-
TP1	LC-2-G-黄(マックエイト)相当品	P8	-
TP2	LC-2-G-黄(マックエイト)相当品	P9	300 Ω
TP3	-	P10	-
		P11	短絡用ジャンパ線
		P12	10K Ω
		P13	-
		P14	-
		P15	-
		P16	10K Ω
		P17	-
		P18	-
		P19	-
		P20	-
		P21	5.1K Ω

【実装設計用テンプレート】

(1) 回路図

(2) 基板接続図



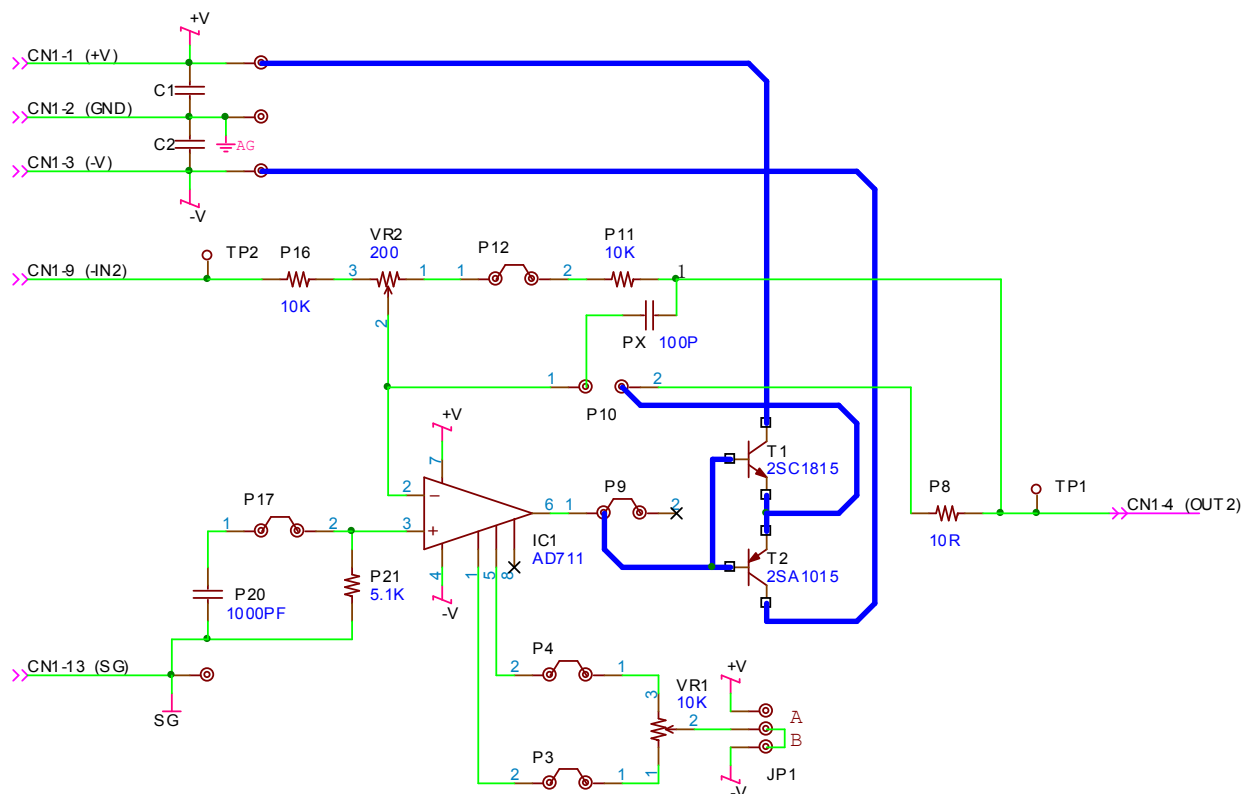
(3) 部品表

デバイス番号	実 装 品	デバイス番号	実 装 品
IC1		P1	
C1	$\mu$ F	P2	
C2	$\mu$ F	P3	
JP1	側短絡ジャンパ線(2.54ピッチ)	P4	
VR1		P5	
VR2		P6	
VR3		P7	
TP1		P8	
TP2		P9	
TP3		P10	
		P11	
		P12	
		P13	
		P14	
		P15	
		P16	
		P17	
		P18	
		P19	
		P20	
		P21	



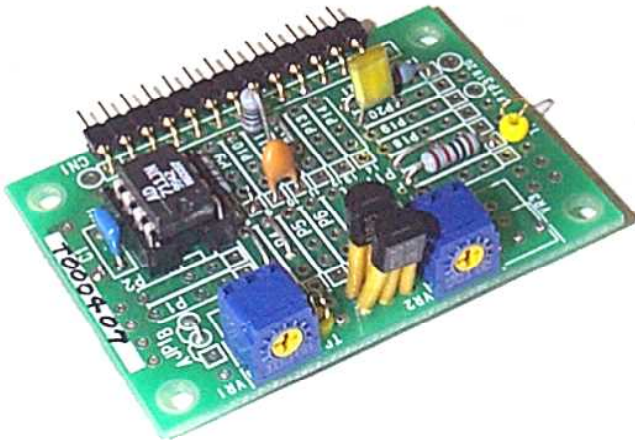


3-2 電流ブースタ付き反転増幅器 (ゲイン=-1)



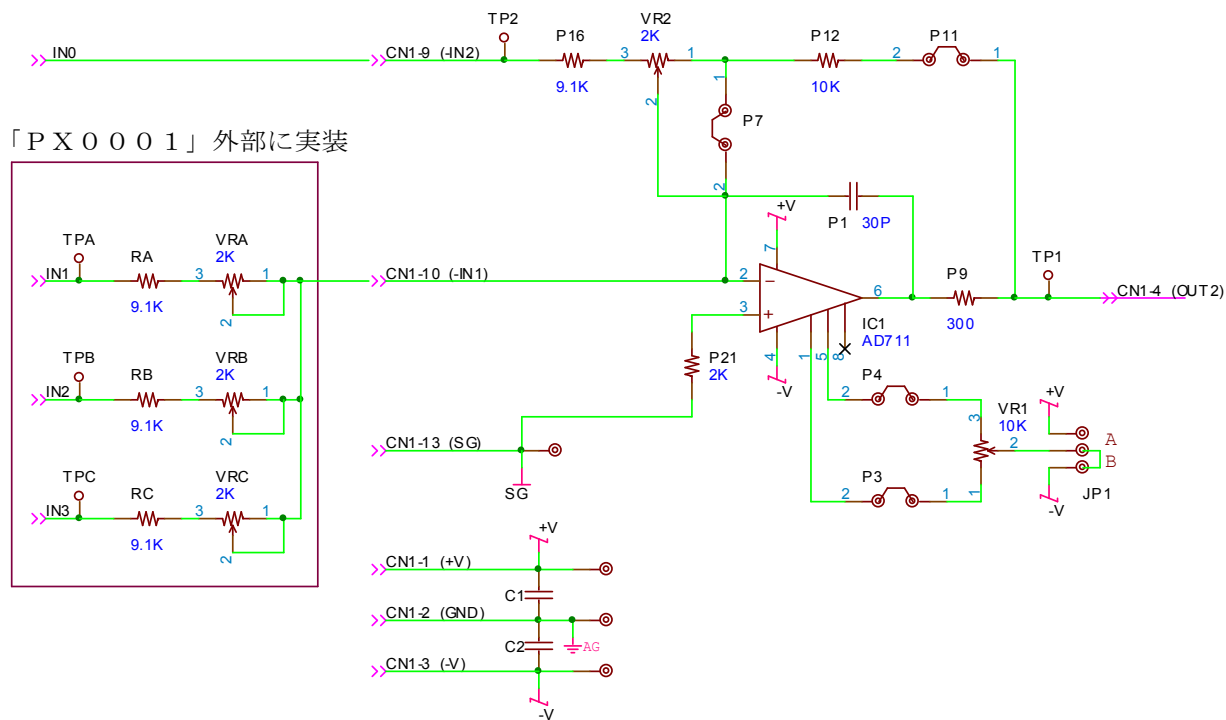
実装表 (-は不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	AD711 (アナログデバイセス)	P1	-
C1	0.1 $\mu$ F	P2	-
C2	0.1 $\mu$ F	P3	短絡用ジャンパ線
JP1	B側短絡ジャンパ線 (2.54ピッチ)	P4	短絡用ジャンパ線
VR1	10K $\Omega$	P5	-
VR2	200 $\Omega$	P6	-
VR3	-	P7	-
TP1	LC-2-G-黄 (マックエイト) 相当品	P8	10 $\Omega$
TP2	LC-2-G-黄 (マックエイト) 相当品	P9	-
TP3	-	P10	-
PX	P11-1~P10-1間に100PF	P11	10K $\Omega$
T1	VR2右隣のフリースルーホール 2SC1815	P12	短絡用ジャンパ線
T2	VR2右隣のフリースルーホール 2SA1015	P13	-
		P14	-
		P15	-
パッチ線	P9-1~T1-B~T2-B	P16	10K $\Omega$
		P17	短絡用ジャンパ線
パッチ線	T1-C~+Vスルーホール	P18	-
		P19	-
パッチ線	T2-C ~-Vスルーホール	P20	1000PF
		P21	5.1K $\Omega$
パッチ線	P10-2~T1-E~T2-E		



【写真3-1】 電流ブースタ付き反転増幅器 組立例

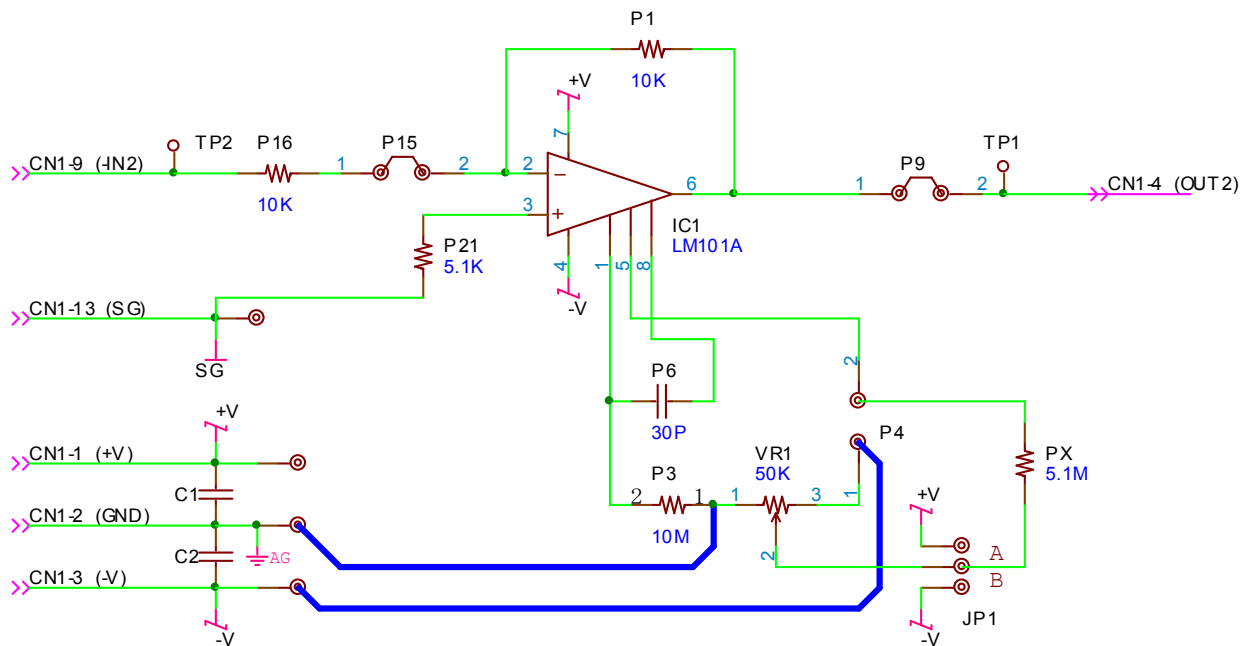
3-3 反転加算器



実装表 (ーは不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	AD711(アナログデバイセス)	P1	30pF
C1	0.1 $\mu$ F	P2	ー
C2	0.1 $\mu$ F	P3	短絡用ジャンパ線
JP1	B側短絡ジャンパ線(2.54ピッチ)	P4	短絡用ジャンパ線
VR1	10K $\Omega$	P5	ー
VR2	2K $\Omega$	P6	ー
VR3	ー	P7	短絡用ジャンパ線
TP1	LC-2-G-黄(マックエイト)相当品	P8	ー
TP2	LC-2-G-黄(マックエイト)相当品	P9	300 $\Omega$
TP3	ー	P10	ー
		P11	短絡用ジャンパ線
		P12	10K $\Omega$
		P13	ー
		P14	ー
		P15	ー
		P16	9.1K $\Omega$
		P17	ー
		P18	ー
		P19	ー
		P20	ー
		P21	2K $\Omega$

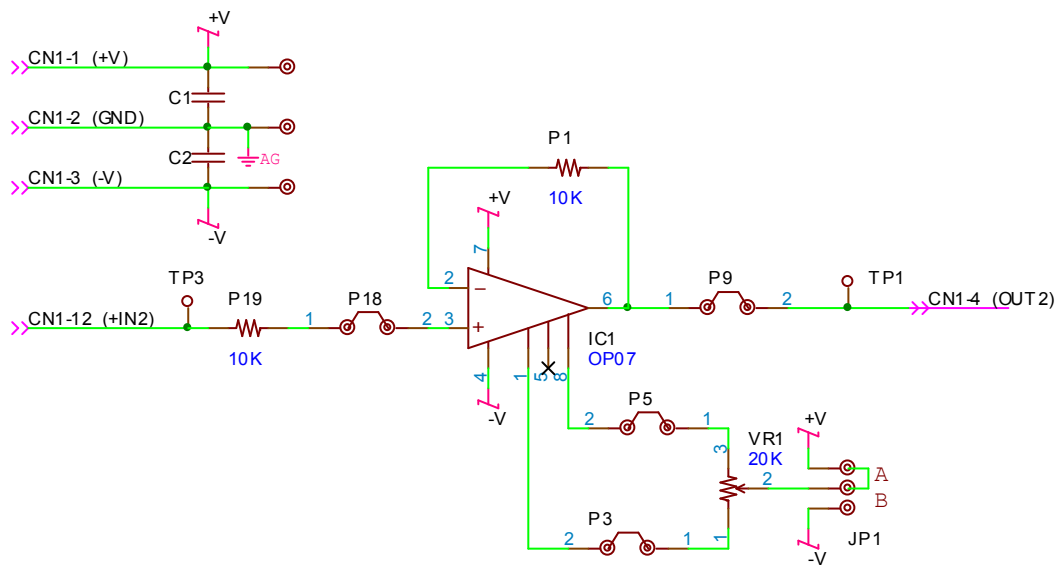
3-4 位相補正付き反転増幅器(ゲイン=-1)



実装表 (-は不実装を示します)

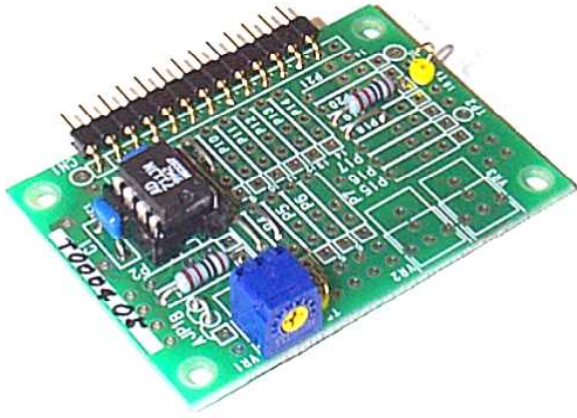
デバイス番号	実装品	デバイス番号	実装品
IC1	LM101A (ナショナルセミコンダクタ)	P1	10K Ω
C1	0.1 μF	P2	-
C2	0.1 μF	P3	10M Ω
JP1	-	P4	-
VR1	50K Ω	P5	-
VR2	-	P6	30pF
VR3	-	P7	-
TP1	LC-2-G-黄(マックエイト)相当品	P8	-
TP2	LC-2-G-黄(マックエイト)相当品	P9	短絡用ジャンパ線
TP3	-	P10	-
		P11	-
PX	P4-2~JP1-2間に5.1M Ω	P12	-
		P13	-
パッチ線	P3-1~AGスルーホール	P14	-
		P15	短絡用ジャンパ線
パッチ線	P4-1~-Vスルーホール	P16	10K Ω
		P17	-
		P18	-
		P19	-
		P20	-
		P21	5.1K Ω

3-5 ボルテージホロワ



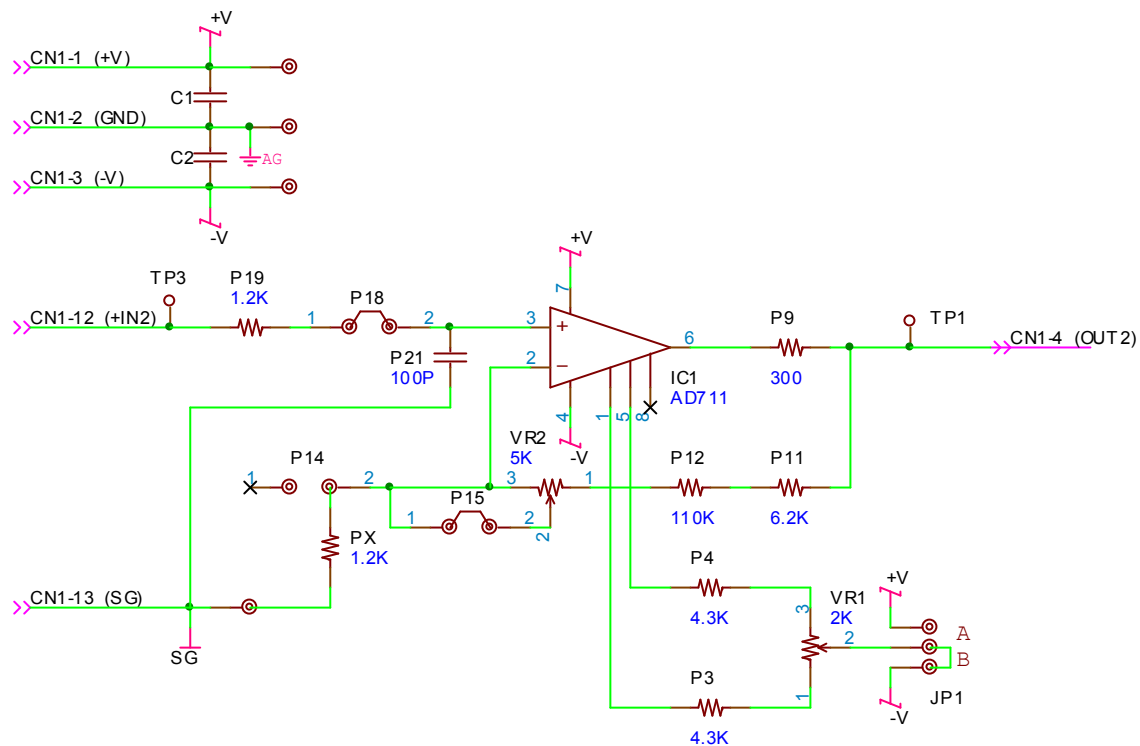
実装表 (ーは不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	OP07	P1	10K Ω
C1	0.1 μF	P2	ー
C2	0.1 μF	P3	短絡用ジャンパ線
JP1	A側短絡ジャンパ線(2.54ピッチ)	P4	ー
VR1	20K Ω	P5	短絡用ジャンパ線
VR2	ー	P6	ー
VR3	ー	P7	ー
TP1	LC-2-G-黄(マックエイト)相当品	P8	ー
TP2	ー	P9	短絡用ジャンパ線
TP3	LC-2-G-黄(マックエイト)相当品	P10	ー
		P11	ー
		P12	ー
		P13	ー
		P14	ー
		P15	ー
		P16	ー
		P17	ー
		P18	短絡用ジャンパ線
		P19	10K Ω
		P20	ー
		P21	ー



【写真3-2】 ボルテージホロワ 組立例

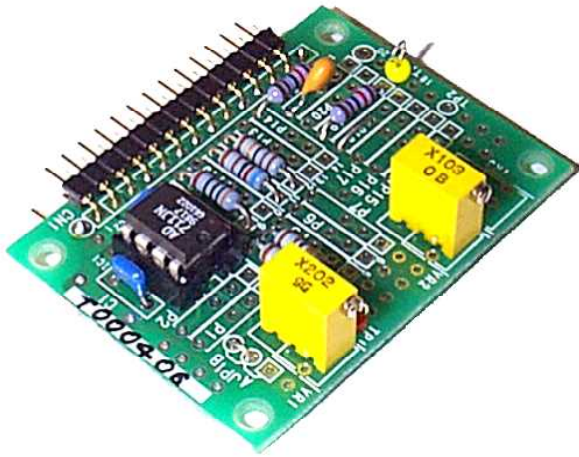
3-6 非反転増幅器 (ゲイン=100)



実装表 (ーは不実装を示します)

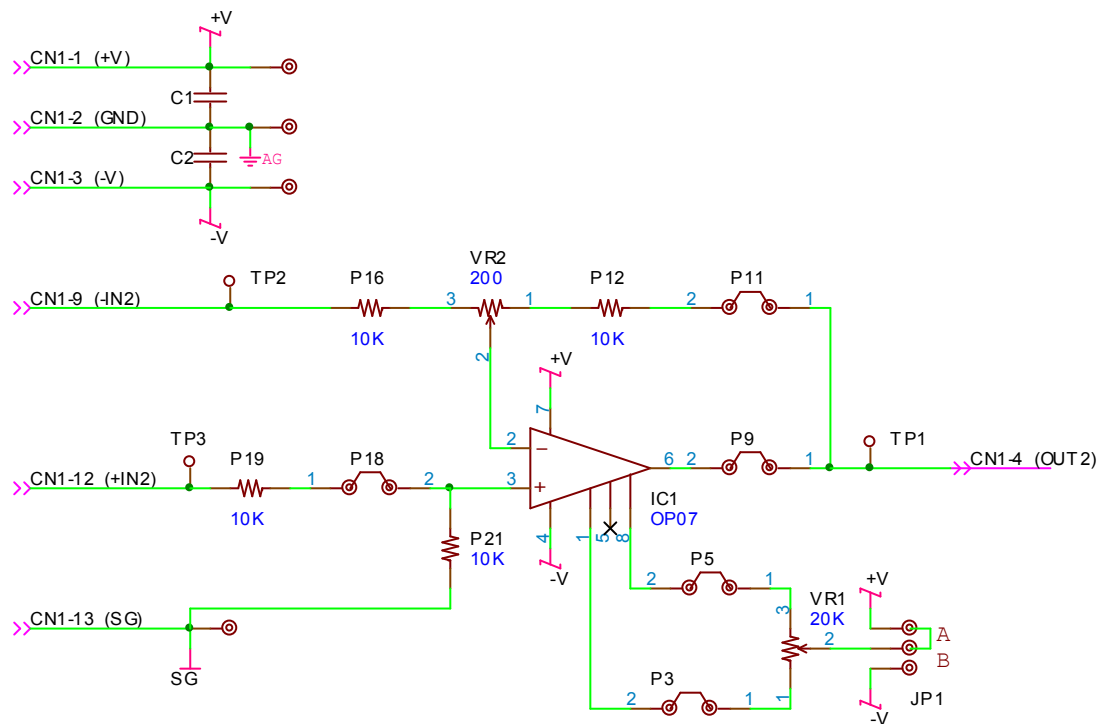
デバイス番号	実装品	デバイス番号	実装品
IC1	AD711 (アナログデバイゼズ)	P1	ー
C1	0.1 $\mu$ F	P2	ー
C2	0.1 $\mu$ F	P3	4.3K $\Omega$
JP1	B側短絡ジャンパ線 (2.54ピッチ)	P4	4.3K $\Omega$
VR1	2K $\Omega$	P5	ー
VR2	5K $\Omega$	P6	ー
VR3	ー	P7	ー
TP1	LC-2-G-黄 (マックエイト) 相当品	P8	ー
TP2	ー	P9	300 $\Omega$
TP3	LC-2-G-黄 (マックエイト) 相当品	P10	ー
PX	P14-2~SGスルーホール間に 1.2K $\Omega$	P11	6.2K $\Omega$
		P12	110K $\Omega$
		P13	ー
		P14	ー
		P15	短絡用ジャンパ線
		P16	ー
		P17	ー
		P18	短絡用ジャンパ線
		P19	1.2K $\Omega$
		P20	ー
		P21	100pF





【写真3-3】 非反転増幅器 (ゲイン=100) 組立例

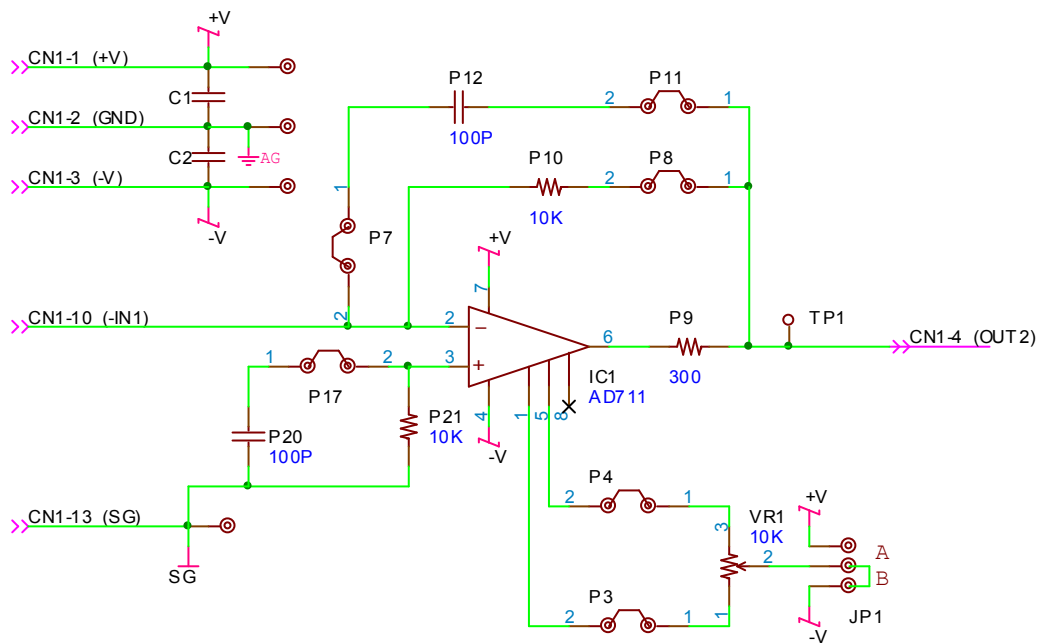
3-7 差動増幅器(ゲイン=1)



実装表 (ーは不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	OP07	P1	ー
C1	0.1 $\mu$ F	P2	ー
C2	0.1 $\mu$ F	P3	短絡用ジャンパ線
JP1	A側短絡ジャンパ線(2.54ピッチ)	P4	ー
VR1	20K $\Omega$	P5	短絡用ジャンパ線
VR2	200 $\Omega$	P6	ー
VR3	ー	P7	ー
TP1	LC-2-G-黄(マックエイト)相当品	P8	ー
TP2	LC-2-G-黄(マックエイト)相当品	P9	短絡用ジャンパ線
TP3	LC-2-G-黄(マックエイト)相当品	P10	ー
		P11	短絡用ジャンパ線
		P12	10K $\Omega$
		P13	ー
		P14	ー
		P15	ー
		P16	10K $\Omega$
		P17	ー
		P18	短絡用ジャンパ線
		P19	10K $\Omega$
		P20	ー
		P21	10K $\Omega$

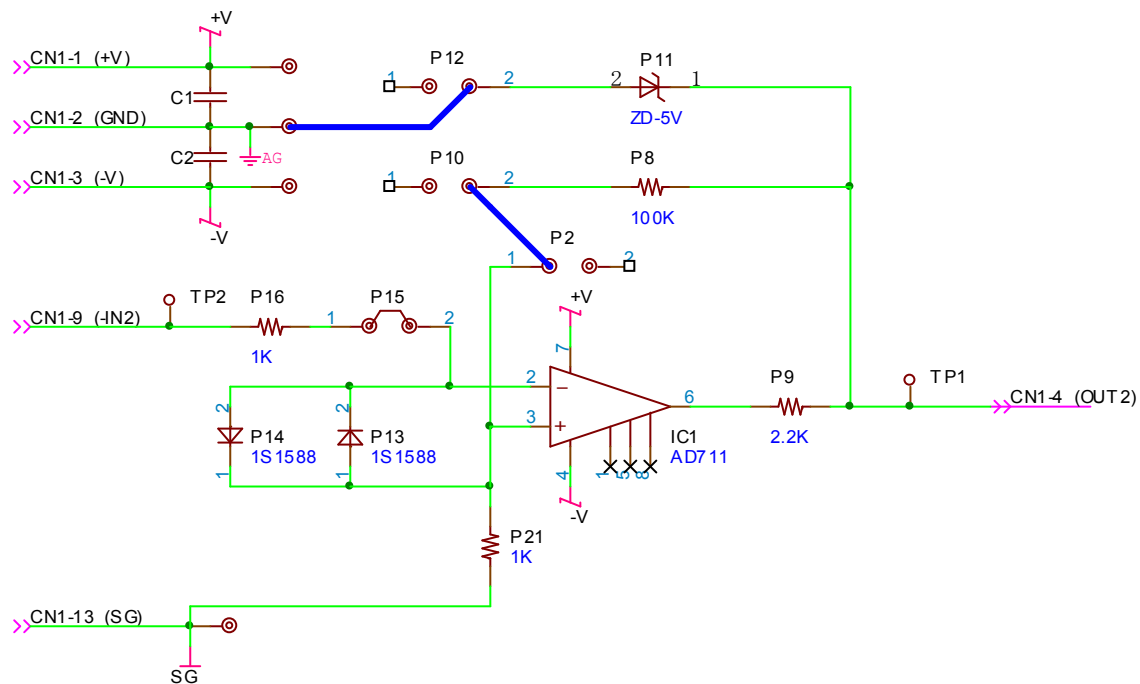
3-8 電流増幅器(-10V/+1mA)



実装表 (-は不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	AD711(アナログデバイセズ)	P1	-
C1	0.1 $\mu$ F	P2	-
C2	0.1 $\mu$ F	P3	短絡用ジャンパ線
JP1	B側短絡ジャンパ線(2.54ピッチ)	P4	短絡用ジャンパ線
VR1	10K $\Omega$	P5	-
VR2	-	P6	-
VR3	-	P7	短絡用ジャンパ線
TP1	LC-2-G-黄(マックエイト)相当品	P8	短絡用ジャンパ線
TP2	-	P9	300 $\Omega$
TP3	-	P10	10K $\Omega$
		P11	短絡用ジャンパ線
		P12	100pF
		P13	-
		P14	-
		P15	-
		P16	-
		P17	短絡用ジャンパ線
		P18	-
		P19	-
		P20	100pF
		P21	10K $\Omega$

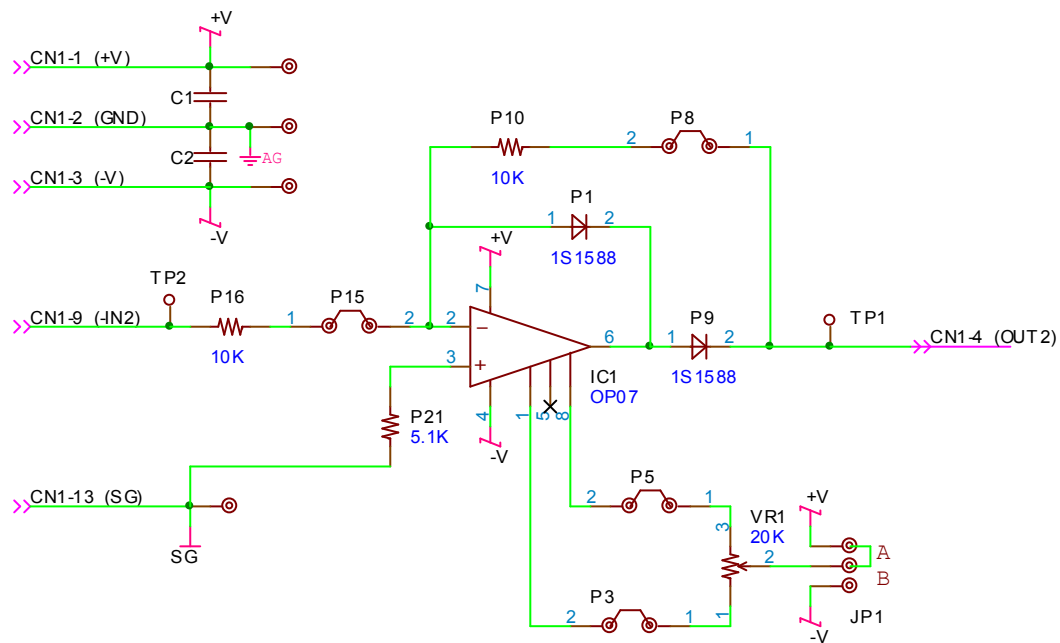
3-9 ヒステリシス付きコンパレータ(入力保護回路付き)



実装表 (ーは不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	AD711(アナログデバイセス)	P1	ー
C1	0.1 $\mu$ F	P2	ー
C2	0.1 $\mu$ F	P3	ー
JP1	ー	P4	ー
VR1	ー	P5	ー
VR2	ー	P6	ー
VR3	ー	P7	ー
TP1	LC-2-G-黄(マックエイト)相当品	P8	100K $\Omega$
TP2	LC-2-G-黄(マックエイト)相当品	P9	2.2K $\Omega$
TP3	ー	P10	ー
		P11	5Vツェナーダイオード
パッチ線	P12-2~AGスルーホール	P12	ー
		P13	ダイオード(1S1588等)
パッチ線	P2-1~P10-2	P14	ダイオード(1S1588等)
		P15	短絡用ジャンパ線
		P16	1K $\Omega$
		P17	ー
		P18	ー
		P19	ー
		P20	ー
		P21	1K $\Omega$

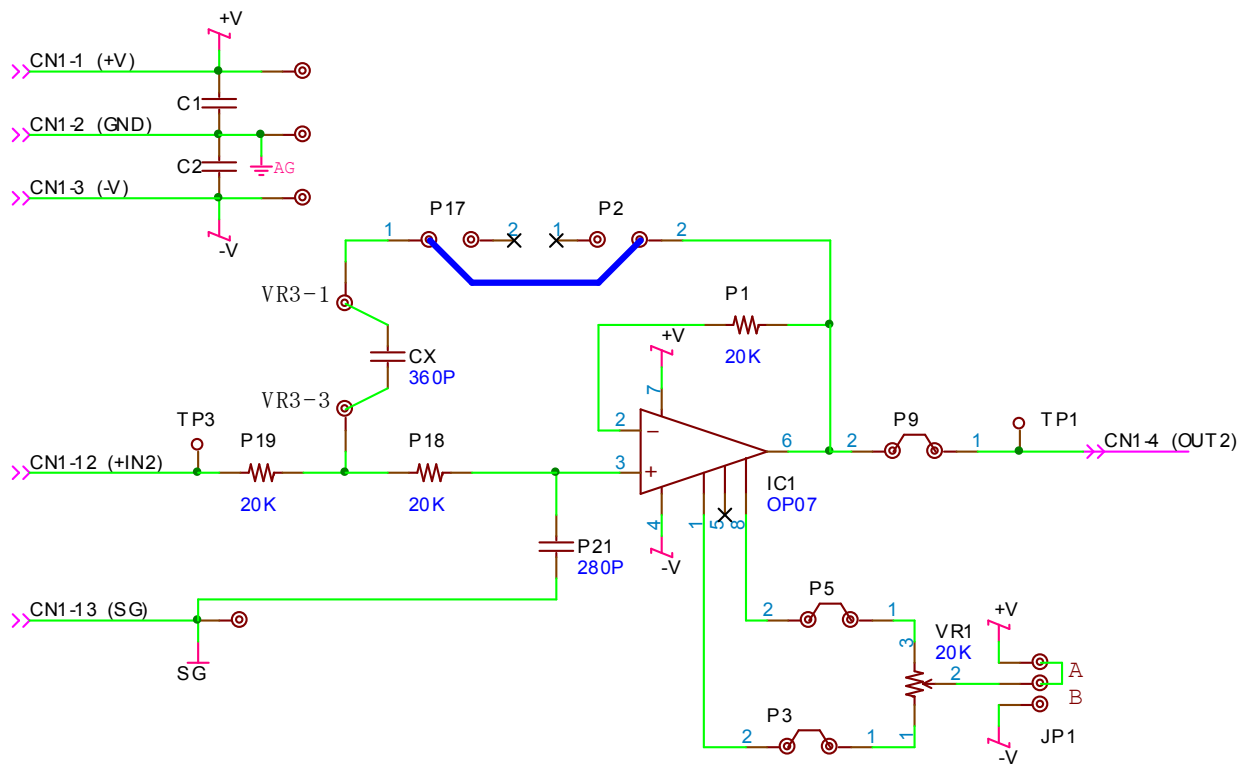
3-10 反転理想化ダイオード



実装表 (ーは不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	OP07	P1	ダイオード(1S1588等)
C1	0.1 $\mu$ F	P2	ー
C2	0.1 $\mu$ F	P3	短絡用ジャンパ線
JP1	A側短絡ジャンパ線(2.54ピッチ)	P4	ー
VR1	20K $\Omega$	P5	短絡用ジャンパ線
VR2	ー	P6	ー
VR3	ー	P7	ー
TP1	LC-2-G-黄(マックエイト)相当品	P8	短絡用ジャンパ線
TP2	LC-2-G-黄(マックエイト)相当品	P9	ダイオード(1S1588等)
TP3	ー	P10	10K $\Omega$
		P11	ー
		P12	ー
		P13	ー
		P14	ー
		P15	短絡用ジャンパ線
		P16	10K $\Omega$
		P17	ー
		P18	ー
		P19	ー
		P20	ー
		P21	5.1K $\Omega$

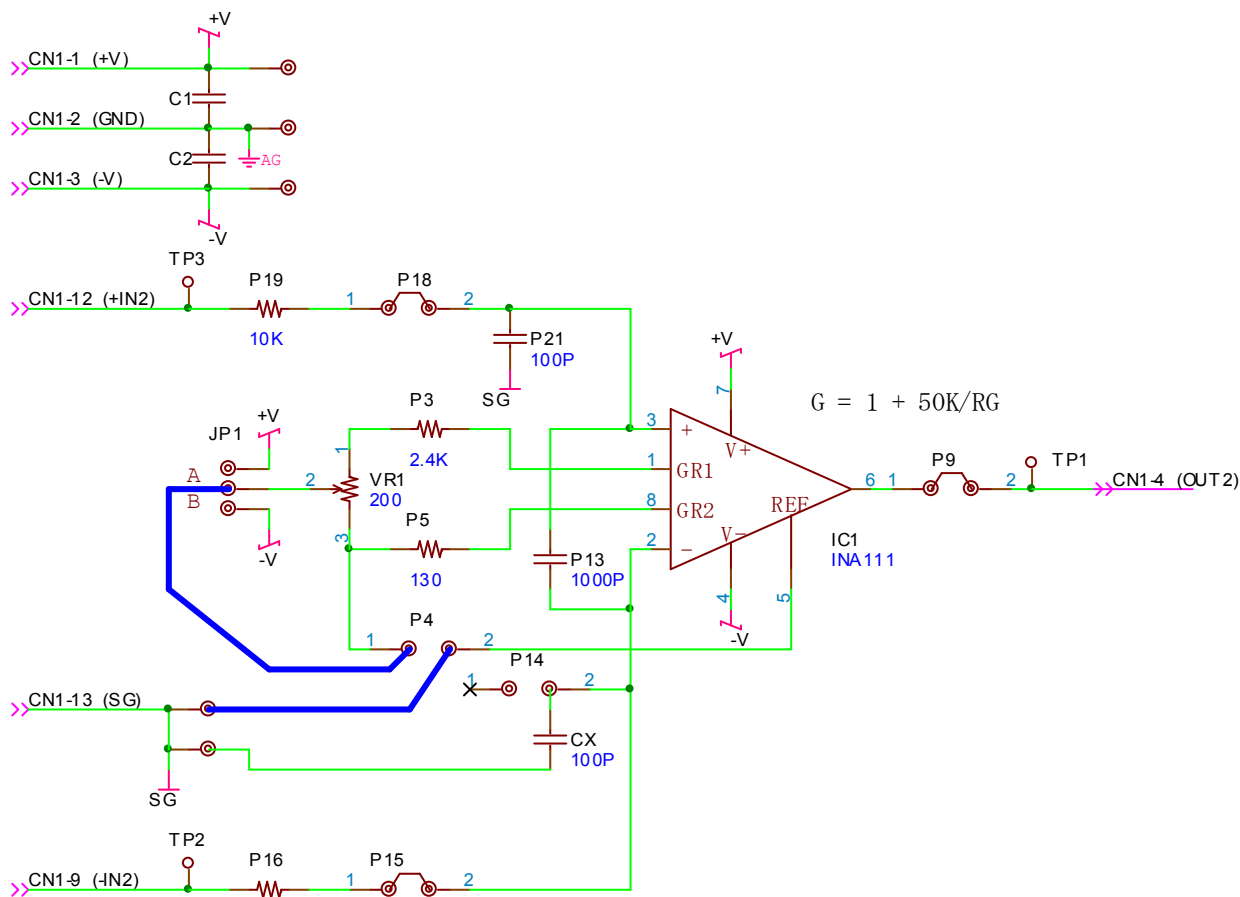
3-11 2次ローパスフィルタ



実装表 (－は不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	OP07	P1	20K Ω
C1	0.1 μF	P2	－
C2	0.1 μF	P3	短絡用ジャンパ線
JP1	A側短絡ジャンパ線(2.54ピッチ)	P4	－
VR1	20K Ω	P5	短絡用ジャンパ線
VR2	－	P6	－
VR3	－	P7	－
TP1	LC-2-G-黄(マックエイト)相当品	P8	－
TP2	－	P9	短絡用ジャンパ線
TP3	LC-2-G-黄(マックエイト)相当品	P10	－
		P11	－
CX	VR3-1～VR3-3間に360pF	P12	－
		P13	－
パッチ線	P2-2～P17-1	P14	－
		P15	－
		P16	－
		P17	－
		P18	20K Ω
		P19	20K Ω
		P20	－
		P21	280pF

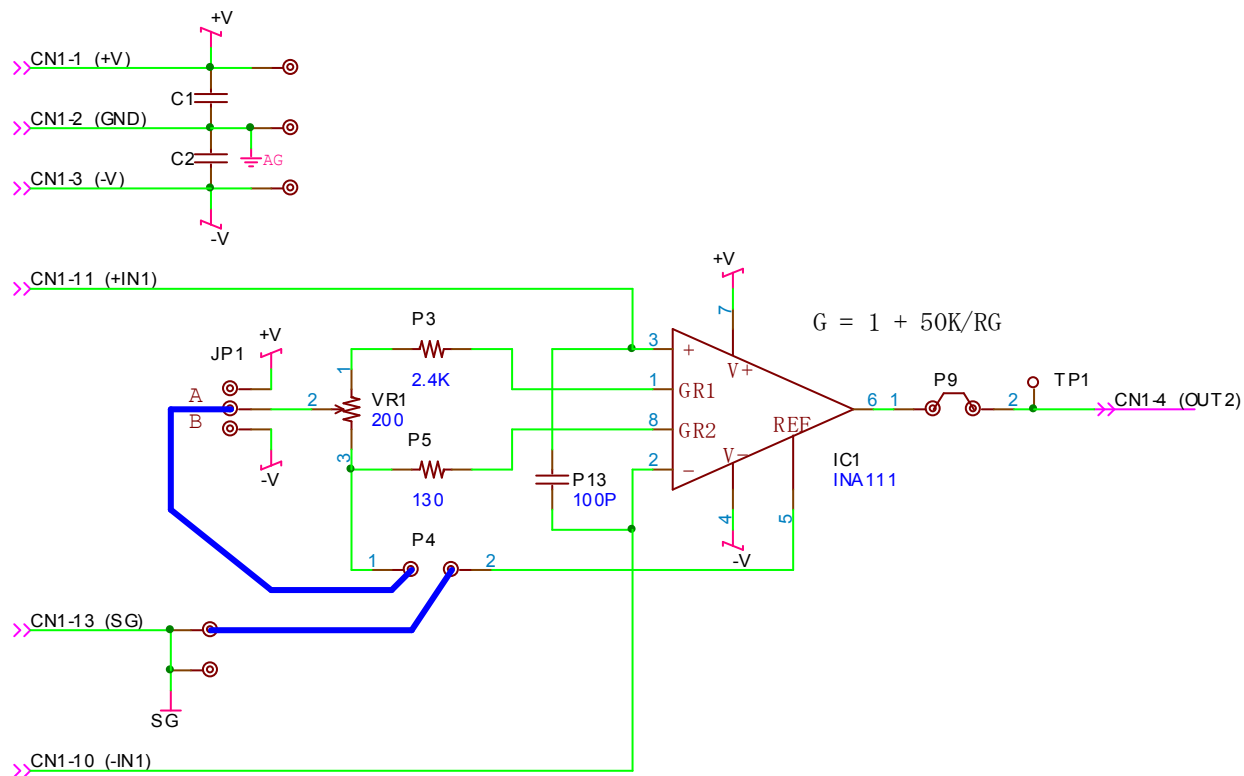
3-12 計測アンプ(ゲイン=20 入力フィルタ付き)



実装表 (ーは不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	INA111AP(パーブラウン)	P1	ー
C1	0.1 μF	P2	ー
C2	0.1 μF	P3	2.4K Ω
JP1	ー	P4	ー
VR1	200 Ω	P5	130 Ω
VR2	ー	P6	ー
VR3	ー	P7	ー
TP1	LC-2-G-黄(マックエイト)相当品	P8	ー
TP2	LC-2-G-黄(マックエイト)相当品	P9	短絡用ジャンパ線
TP3	LC-2-G-黄(マックエイト)相当品	P10	ー
		P11	ー
CX	P14-2~SGスルーホール間に 100pF	P12	ー
パッチ線	P4-1~JP1-2	P13	1000pF
		P14	ー
パッチ線	P4-2~SGスルーホール間	P15	短絡用ジャンパ線
		P16	10K Ω
		P17	ー
		P18	短絡用ジャンパ線
		P19	10K Ω
		P20	ー
		P21	100pF

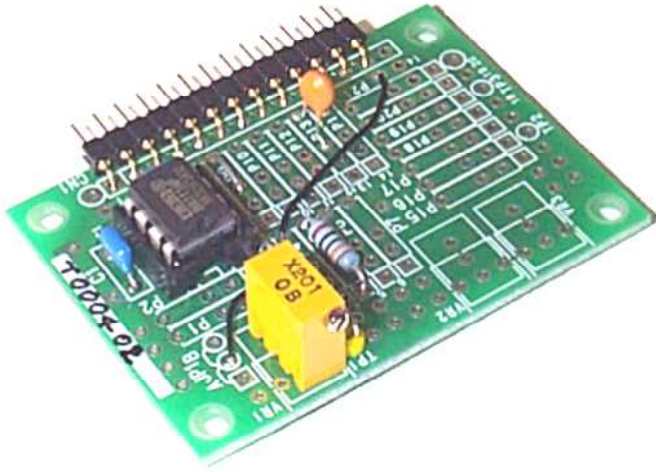
3-13 計測アンプ (ゲイン=20 入力フィルタ無し)



実装表 (－は不実装を示します)

デバイス番号	実装品	デバイス番号	実装品
IC1	INA111AP (バーブラウン)	P1	－
C1	0.1 $\mu$ F	P2	－
C2	0.1 $\mu$ F	P3	2.4K $\Omega$
JP1	－	P4	－
VR1	200 $\Omega$	P5	130 $\Omega$
VR2	－	P6	－
VR3	－	P7	－
TP1	LC-2-G-黄 (マックエイト) 相当品	P8	－
TP2	－	P9	短絡用ジャンパ線
TP3	－	P10	－
		P11	－
		P12	－
パッチ線	P4-1 ~ JP1-2	P13	100pF
		P14	－
パッチ線	P4-2 ~ SGスルーホール間	P15	－
		P16	－
		P17	－
		P18	－
		P19	－
		P20	－
		P21	－





【写真3-4】 計測アンプ(ゲイン=20、入力フィルタ無し) 組立例

## 第4章 その他

### 4-1 安全上のご注意

医療機器、宇宙、航空、原子力、交通、等々の様に人命、人体の安全、社会の安全、及び人々の財産の安全等に関わり、高い信頼性を必要とする回路には使用しないで下さい。

### 4-2 責任範囲について

当社は本製品を運用した結果についての責任は負わないものとします。

### 4-3 製品サポートについて

本製品は将来改良の為に予告無しに変更することがありますのでご了承下さい。

ユーザーズマニュアルは常時最新版をホームページからダウンロードできるようにします。随時ホームページをチェックして、メンテナンスして下さい。

お問い合わせは、メールにてお願い致します。

### 4-4 訂正履歴

訂番	内 容	年月日
初版	発 行 (全29頁)	2000/04/25
A	安全上のご注意追記、誤記訂正、2-7追加、他	2006/02/25
B	GND-SG 接続に関する注記2-5追加、他	2008/07/16
C	FAX番号抹消	2015/07/23

### 4-5 お問い合わせ先

オペアンプ用ユニバーサル基板  
PX0001 ユーザーズマニュアル

ProXi  
有限会社 プロエクシィ

〒411-0917 静岡県駿東郡清水町徳倉1323-8  
TEL 055-934-1527

e-mail:webmaster@proxi.co.jp

<http://www.proxi.co.jp/>